

特性描述

TM1908是单线三通道LED恒流驱动专用电路，采用灯芯一体封装，内部集成有MCU单线数字接口、数据锁存器、LED恒流驱动、PWM辉度控制、伽马校正等电路，可通过双通道输入和输出数字接口级联，外部控制器只需单线即可对芯片进行控制。备用通讯端口，实现级联中某颗芯片损坏而不影响后级的正常使用。每个OUT驱动端口输出的恒流值与PWM辉度值均可通过命令单独设置。本产品性能优良，质量可靠。

功能特点

- 工作电压4.0~5.5V
- 每个通道可独立设置电流，恒流驱动输出2mA~25mA，128级可调
电流设定公式： $I(\text{mA})=2+23*D/127$ (D=0~127)
- R/G/B输出辉度等级为65536级，校正系数：伽马2.4
- 精确的电流输出值
(通道与通道)最大误差：±3%
(芯片与芯片)最大误差：±5%
- 单线双通道串行级联接口：芯片数据接口可通过命令配置DIN或FDIN脚输入，正常模式下输入接口相互切换，DIN工作模式下由DIN脚输入数据，FDIN工作模式下由FDIN脚输入数据，D01和D02脚转发级联的数据，信号不因某颗芯片异常而影响其他芯片正常工作，保证可靠性
- 引入DENL端口，在外大屏幕应用时，保证数据正常通信的同时，大幅度减少布线数目，降低工程安装成本
- 振荡方式：内置振荡并根据数据线上信号进行时钟同步，在接收完本单元的数据后能自动将后续数据再生并通过数据输出端发送至下级，信号不随级联变远而出现失真或衰减
- 内置上电复位电路，上电复位后所有寄存器初始化为零
- 数据传输速率1.2MHz
- 适用领域：点光源、护栏管、软灯带、户内、外大屏等
- 封装形式：灯芯一体封装

内部结构框图

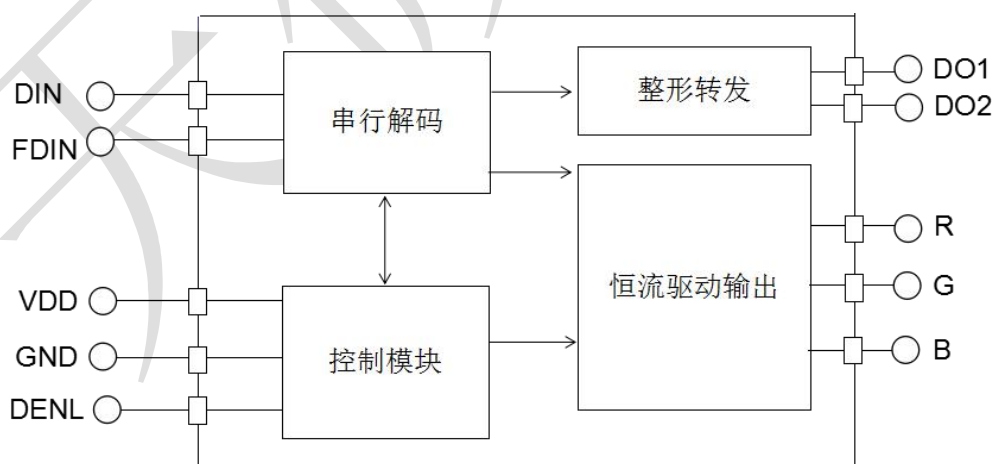


图1

管脚功能

| 引脚名称 | 引脚序号 | I/O | 功能说明 |
|------|------|-----|----------------------|
| DIN | 1 | I | 数据输入 |
| FDIN | 2 | I | 备用数据输入 |
| DENL | 3 | I | 数据输入使能，低电平有效，内置10K下拉 |
| DO1 | 4 | O | 数据级联转发输出1 |
| DO2 | 5 | O | 数据级联转发输出2 |
| R | 6 | O | Red N管开漏，恒流输出 |
| G | 7 | O | Green N管开漏，恒流输出 |
| B | 8 | O | Blue N管开漏，恒流输出 |
| GND | 9 | -- | 电源地 |
| VDD | 10 | -- | 电源正极 |

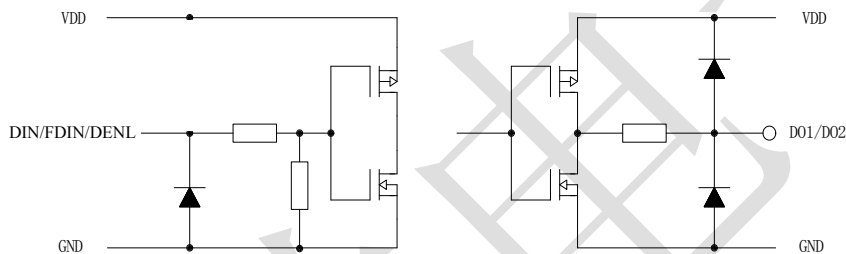
输入输出等效电路


图2



集成电路系静电敏感器件，在干燥季节或者干燥环境使用容易产生大量静电，静电放电可能会损坏集成电路，天微电子建议采取一切适当的集成电路预防处理措施，不正当的操作和焊接，可能会造成 ESD 损坏或者性能下降，芯片无法正常工作。

极限参数

| 参数名称 | 参数符号 | 极限值 | 单位 |
|---------------|------------------|--------------|----|
| 逻辑电源电压 | VDD | -0.4~+7.0 | V |
| DIN、FDIN 端口电压 | V _{in} | -0.4~VDD+0.5 | V |
| OUT 端口电压 | V _{out} | -0.4~+5.5 | V |
| 工作温度范围 | T _{opr} | -40~+85 | °C |
| 储存温度范围 | T _{stg} | -50~+150 | °C |
| 静电 ESD | 人体模式 (HBM) | 4000 | V |

(1) 以上表中这些等级，芯片在长时间使用条件下，可能造成器件永久性伤害，降低器件的可靠性。我们不建议在其它任何条件下，芯片超过这些极限参数工作；

(2) 所有电压值均相对于系统地测试。

推荐工作条件

| 在-40~+85℃下测试, 除非另有说明 | | | TM1908 | | | 单位 |
|----------------------|------|------------------------------|--------|-----|---------|----|
| 参数名称 | 参数符号 | 测试条件 | 最小值 | 典型值 | 最大值 | |
| 电源电压 | VDD | | 4.0 | 5.0 | 5.5 | V |
| DIN、FDIN 端口电压 | Vin | VDD=5V, DIN、FDIN 串接 1KΩ电阻 | | | VDD+0.4 | V |
| D01、D02 端口电压 | Vdo | VDD=5V, D01、D02 串接 1KΩ电阻 | | | VDD+0.4 | V |
| OUT 端口电压 | Vout | OUT=OFF | | | 5 | V |

电气特性

| 在 VDD=4.0~5.5V 及工作温度-40~+85℃下测试, 除非另有说明 | | | TM1908 | | | 单位 |
|--|-------------------|------------------------------|---------|-----|-----|----|
| 参数名称 | 参数符号 | 测试条件 | 最小值 | 典型值 | 最大值 | |
| 高电平输出电压 | Voh | Ioh=6mA | VDD-0.5 | | | V |
| 低电平输出电压 | Vol | Iol=10mA | | | 0.3 | V |
| 高电平输入电压 | Vih | VDD=5.0V | 2.8 | | VDD | V |
| 低电平输入电压 | Vil | VDD=5.0V | 0 | | 1 | V |
| 高电平输出电流 | Ioh | VDD=5.0V, Vdo=4.9V | | 1.4 | | mA |
| 低电平输出电流 | Iol | VDD=5.0V, Vdo=0.4V | | 12 | | mA |
| 输入电流 | Iin | DIN、FDIN 接 VDD | | 500 | | μA |
| 静态电流 | IDD | VDD=4.0V, GND=0V, 其他 端口悬空 | | 0.8 | | mA |
| OUT 输出电流 | Iout | R, G, B=ON, Vout=3.0V | 2 | | 25 | mA |
| OUT 输出漏电流 | Iolk _G | R, G, B=OFF, Vout=5V | | | 0.3 | μA |
| 通道间恒流误差 | ΔIolc0 | R, G, B=ON, Vout=3.0V | | | ±3 | % |
| 芯片间恒流误差 | ΔIolc1 | R, G, B=ON, Vout=3.0V | | | ±5 | % |

开关特性

| 在VDD=4.0~5.5V及工作温度-40~+85℃下测试, 典型值 VDD=5.0V, TA=+25℃, 除非另有说明 | | | TM1908 | | | 单位 |
|---|------------------|---------------------------------|--------|-----|-----|-----|
| 参数名称 | 参数符号 | 测试条件 | 最小值 | 典型值 | 最大值 | |
| 数据速率 | Fin | | | 1.2 | | MHz |
| OUT PWM 输出频率 | Fout | R, G, B | | 2 | | KHz |
| 传输延迟时间 | Tp _{z1} | DIN → D01、D02 FDIN → D01、D02 | | 150 | | ns |
| 输入电容 | Ci | | | | 15 | pF |

时序特性

| 参数名称 | 符号 | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|---------------|--------|--------------------|-----|-----|-----|-------|
| 输入0码, 高电平时间 | T0h | VDD=5.0V GND=0V | 200 | 240 | 280 | ns |
| 输入1码, 高电平时间 | T1h | | 400 | 480 | 560 | ns |
| 输出0码, 高电平时间 | T0h' | | 200 | 240 | 280 | ns |
| 输出1码, 高电平时间 | T1h' | | 400 | 480 | 560 | ns |
| 0码或1码周期 | T0/T1 | | | | 830 | ns |
| Reset码, 低电平时间 | Treset | | | 80 | | 20000 |

(1) 0 码或 1 码周期在 830ns (频率 1.2MHz) 至 2.5 μs (频率 400KHz) 范围内, 芯片均可正常工作, 但是 0 码和 1 码高电平时间必须符合上表中相应数值范围;

(2) 不需复位时, 字节之间的低电平时间不要超过 25 μs, 否则芯片可能复位, 复位后又重新接收数据, 无法实现数据正确传送。

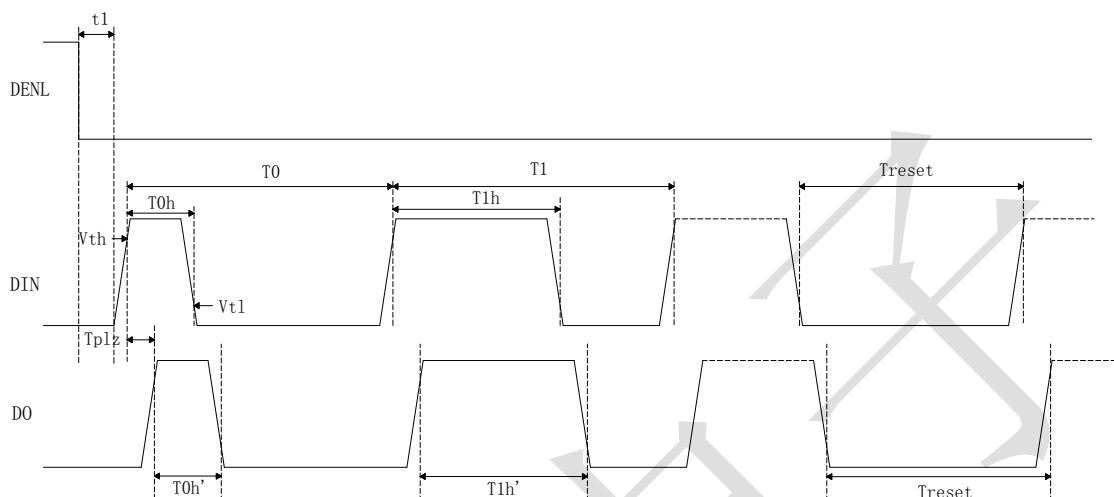


图4

功能说明

1、模式设置

本芯片为单线双通道通讯, 采用归零码的方式发送信号。

芯片接收显示数据前需要配置正确的工作模式, 选择接收显示数据的方式。模式设置命令共48bit, 其中前24bit为命令码, 后24bit为检验反码, 芯片复位开始接受数据, 模式设置命令共有如下4种:

(1) 0XFFFFFF_000000命令:

芯片配置为正常工作模式。在此模式下, 首次默认DIN接收显示数据, 芯片检测到该端口有信号输入则一直保持该端口接收, 如果超过160ms未接收到数据, 则切换到FDIN接收数据, 芯片检测到该端口有信号输入则一直保持该端口接收, 如果超过160ms未接收到数据, 则再次切换到DIN接收显示数据。DIN和FDIN依次循环切换, 接收显示数据。

(2) 0XFFFFFFA_000005命令:

芯片配置为DIN工作模式, 在此模式下, 芯片只接收DIN端输入的显示数据, FDIN端数据无效。

(3) 0XFFFFFF5_00000A命令:

芯片配置为FDIN工作模式, 在此模式下, 芯片只接收FDIN端输入的显示数据, DIN端数据无效。

(4) 0XFFFFFF0_00000F命令:

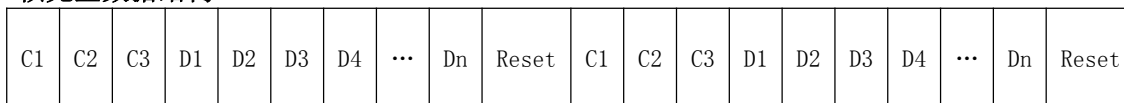
芯片配置为测试模式

2、显示数据

芯片上电复位并接收模式设置命令后, 开始接收恒流值设置命令, 然后接收显示数据, 接收完24bit后, DO1和DO2端口开始转发DIN或FDIN端继续发来的数据, 为下颗级联芯片提供显示数据。在转发数据之前, DO1和DO2端口一直为低电平。如果DIN或FDIN端输入Reset复位信号, 芯片OUT端口将根据接收到的24bit显示数据输出相应占空比的PWM波形, 且芯片重新等待接收新的数据, 在接收完开始的24bit数据后, 通过DO端口转发数据, 芯片在没有接收到Reset信号前, R、G、B原输出保持不变。

芯片采用自动整形转发技术, 信号不会失真衰减。对于所有级联在一起的芯片, 数据传输的周期是一致的。

3、一帧完整数据结构

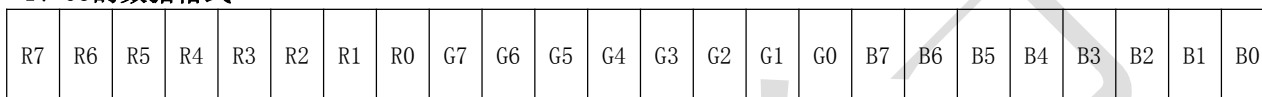


C1、C2 为模式设置命令，各包含 24bit 数据位，每个芯片都会接收并转发 C1、C2，其中 0xFFFFF_00000 为正常工作模式命令，0xFFFFFA_00005 为 DIN 工作模式命令，0xFFFFF5_0000A 为 FDIN 工作模式命令，0xFFFFF0_0000F 为芯片测试模式命令，C3 为恒流值设置命令，每个芯片都会接收并转发 C1、C2、C3。

D1、D2、D3、D4、……、Dn 为各芯片的 PWM 设置命令。

Reset 表示复位信号，低电平有效。

4、C3 的数据格式



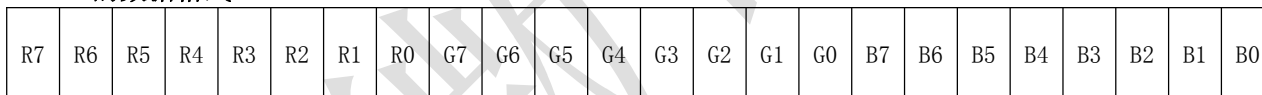
C3 命令包含 8×3bit 数据位，高位先发，R7、G7、B7 固定设为 0。

R[6:0]: 用于设置 R 输出恒流值。全 0 码为 2mA，全 1 码为 25mA，128 级可调。

G[6:0]: 用于设置 G 输出恒流值。全 0 码为 2mA，全 1 码为 25mA，128 级可调。

B[6:0]: 用于设置 B 输出恒流值。全 0 码为 2mA，全 1 码为 25mA，128 级可调。

5、Dn 的数据格式



每个 PWM 设置命令包含 8×3bit 数据位，高位先发。

R[7:0]: 用于设置 R 输出的 PWM 占空比。全 0 码为关断，全 1 码为占空比最大，256 级可调。

G[7:0]: 用于设置 G 输出的 PWM 占空比。全 0 码为关断，全 1 码为占空比最大，256 级可调。

B[7:0]: 用于设置 B 输出的 PWM 占空比。全 0 码为关断，全 1 码为占空比最大，256 级可调。

6、数据接收和转发

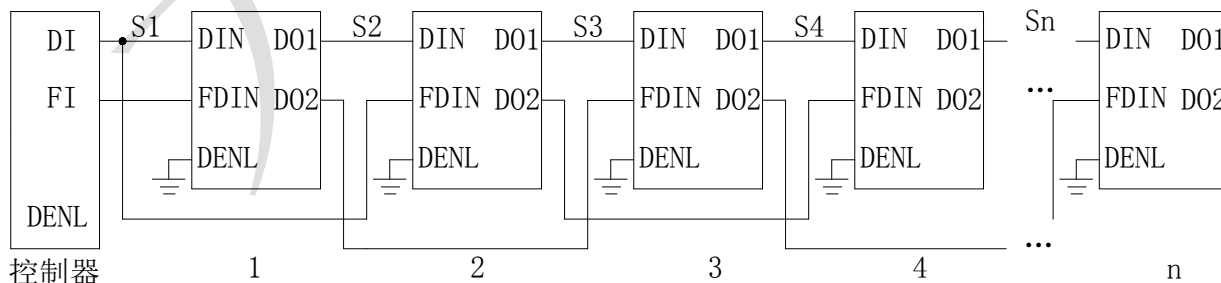


图5

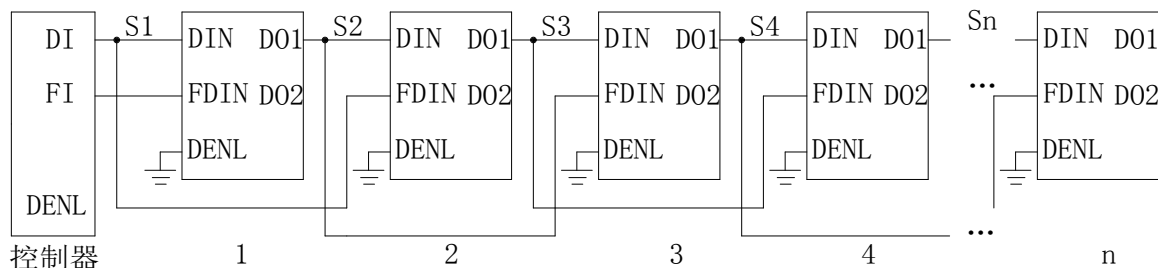


图6

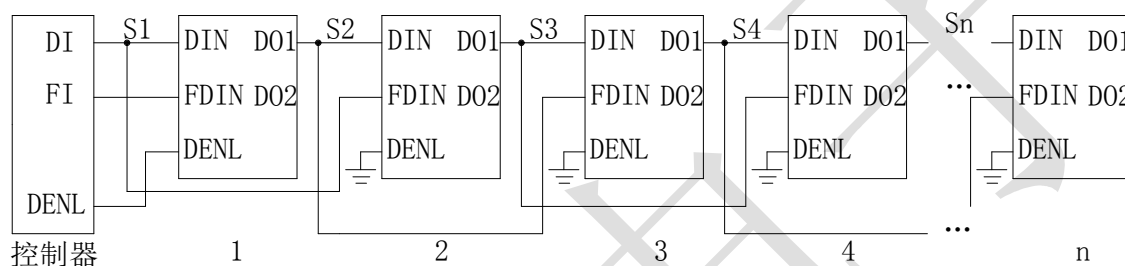


图7

其中S1为控制器Di端口发送的数据，S2、S3、S4、Sn为级联TM1908转发的数据。

控制器Di和Fi2端口数据结构：C1C2C3D1D2D3D4……Dn；

控制器Fi端口数据结构：C1C2C3DxD1D2D3……Dn；

其中，Dx为任意24bit数据位。

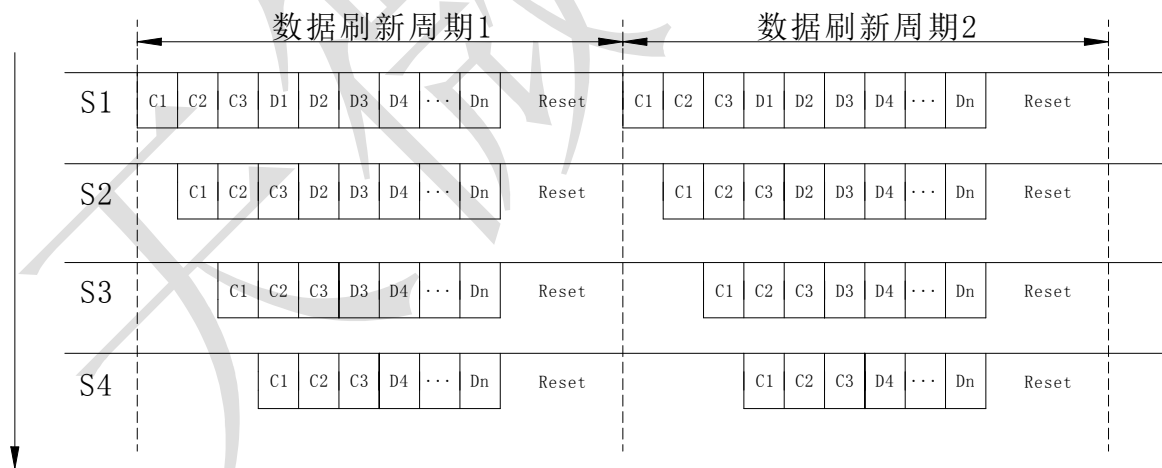


图8

芯片级联和数据传输并转发过程如下：控制器发送数据S1，芯片1接收C1, C2和C3进行校验，如果命令正确，则转发C1, C2和C3，同时吸收D1，如果此时没有Reset复位信号，芯片1将一直转发控制器继续发来的数据；芯片2也接收C1, C2和C3进行校验，如果命令正确，则转发C1, C2和C3，同时吸收D2，如果此时没有Reset复位信号，芯片2将一直转发芯片1继续发来的数据。依此类推，直到控制器发送Reset复位信号，完成一个数据刷新周期，芯片又回到接收准备状态。Reset低电平有效，保持低电平时间大于80 μs，芯片复位。

应用信息

1、双线级联典型应用电路

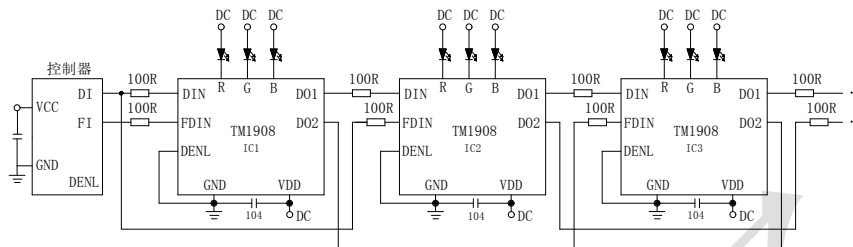


图9

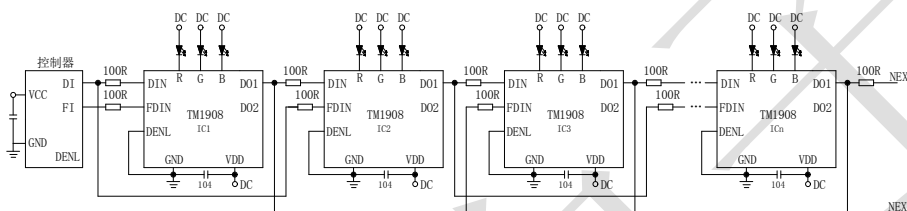


图10

为防止产品在测试时带电插拔产生的瞬间高压导致芯片信号输入输出引脚损坏,应该在信号输入及输出脚串接 100Ω 保护电阻。此外,图中各芯片的 104 退耦电容不可缺少,且走线到芯片的 VDD 和 GND 脚应尽量短,以达到最佳的退耦效果,稳定芯片工作。

2、通过 DENL 端口控制通信的应用电路图

通过 DENL 端口与 DIN 端口,形成矩阵布线,大幅度减少布线通道,可以实现对多根灯带分时控制,每根灯带的首颗芯片的 DENL 受 MCU 控制,后传芯片的 DENL 接 GND,每根灯带接线如图 7,多灯带应用电路图如下:

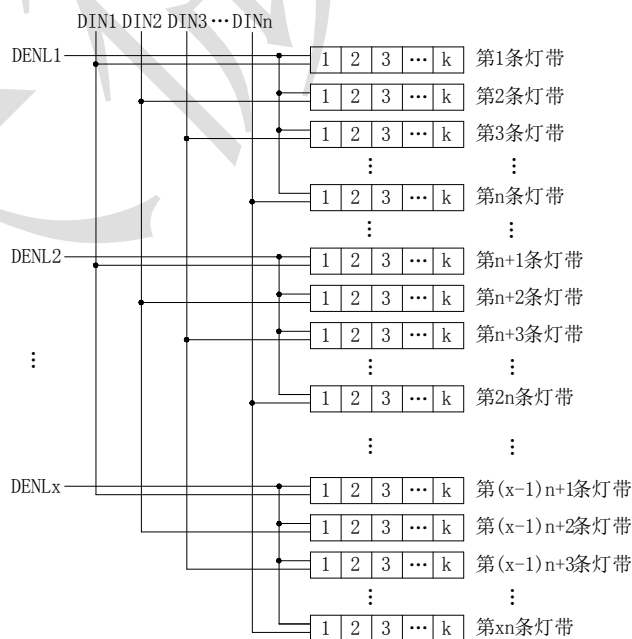


图11

电路图详细说明:

系数 x 表示灯带组数，系数 n 表示每组的根数，系数 k 表示每根的芯片颗数。
例如：若 x=5，n=10，k=15，表示有 5 组灯带，每组有 10 根，每根有 15 颗芯片。

控制流程如下：

1、DENL1 拉低，延时 t1，控制器的 DIN1~DINn 数据线分别对 DENL1 控制的第 1 条~第 n 根灯带写数据。写入数据完毕，延时 t2。

2、DENL2 拉低，延时 t1，控制器的 DIN1~DINn 数据线分别对 DENL2 控制的第 1 条~第 n 根灯带写数据。写入数据完毕，延时 t2。

3、DENL3 拉低，延时 t1，控制器的 DIN1~DINn 数据线分别对 DENL3 控制的第 1 条~第 n 根灯带写数据。写入数据完毕，延时 t2。

.....

通过依次拉低 DENL，完成对所有灯带写数据后，发送复位码更新数据输出，延时 t3。将所有 DENL 拉高，等待 t4 后进入下一次循环，

注意：每一根 DENL 拉低使能后，DIN1~DINn 都要发送数据。即使某条等灯带无需更新数据，也必须发送与当前保持的数据同样的数据。

写数据时序图如下：

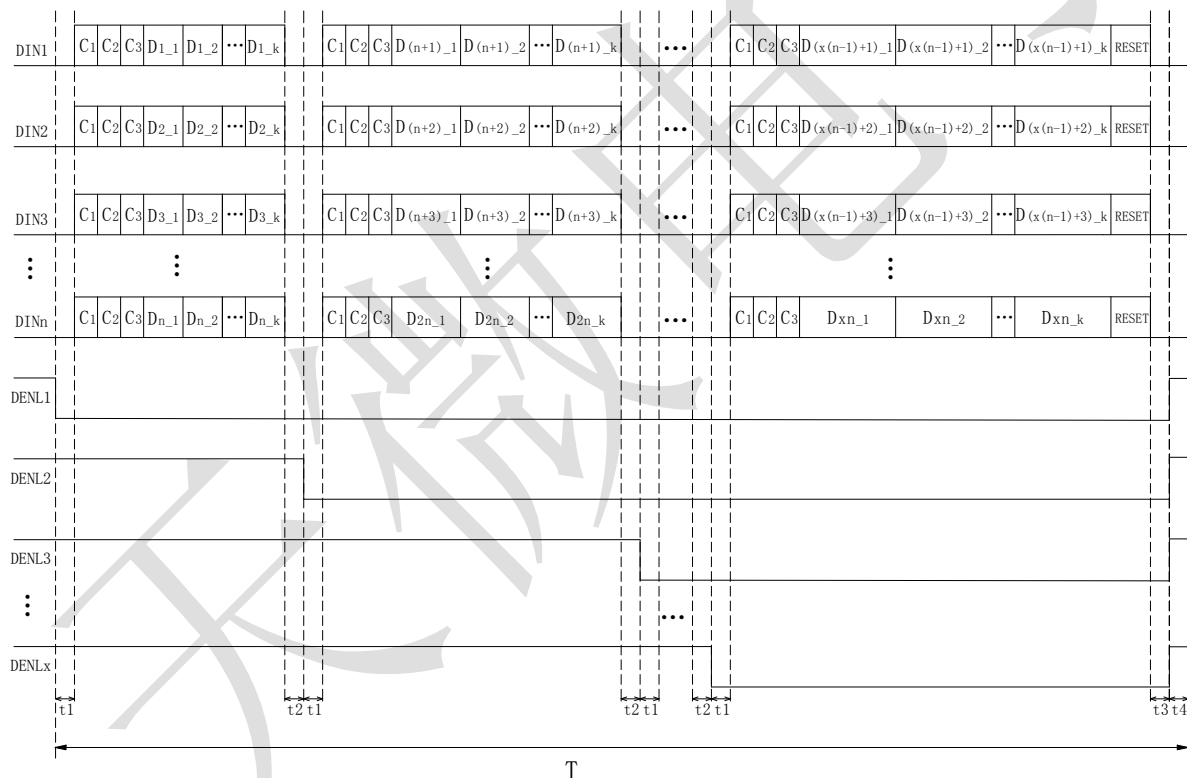


图12

时序图详细说明：

数据格式：数据 D 右边标号表示第几根灯带的第几颗芯片；

例如：D1_1、D1_2、D1_3~D1_k 表示第 1 根灯带的第 1、2、3~k 颗芯片数据。

D2_1、D2_2、D2_3~D2_k 表示第 2 根灯带的第 1、2、3~k 颗芯片数据。

Dn_1、Dn_2、Dn_3~Dn_k 表示第 n 根灯带的第 1、2、3~k 颗芯片数据。

Dxn_1、Dxn_2、Dxn_3~Dxn_k 示第 nx 根灯带的第 1、2、3~k 颗芯片数据。若 x=10，n=10，则表示第 100 根灯带。

备注：

t1>4us，t2>0us，t1+t2<20us，t3>0us，t4>4us。

3、如何计算数据刷新速率

数据刷新时间是根据一个系统中级联了多少像素点来计算的，一组RGB通常为一个像素（或一段），一颗TM1908芯片可以控制一组RGB。

按照正常模式计算：

1bit数据周期为830ns（频率1.2MHz），一个像素数据包括R（8bit）、G（8bit）、B（8bit）共24bit，传输时间为830ns×24≈20μs。如果一个系统中共有1000个像素点，一次刷新全部显示的时间为20μs×1000=20ms（忽略C1、C2和Reset信号时间），即一秒钟刷新率为：1÷20ms=50Hz。

以下是级联点数对应最高数据刷新率表格：

| 像素点数 | 正常模式 | |
|--------|-----------------|--------------|
| | 最快一次数据刷新时间 (ms) | 最高数据刷新率 (Hz) |
| 1~500 | 10 | 100 |
| 1~1000 | 20 | 50 |
| 1~2000 | 40 | 25 |

恒流曲线

将 TM1908 应用到 LED 产品设计上时，通道间甚至芯片间的电流差异极小，当负载端电压发生变化时，其输出电流的稳定性不受影响，恒流曲线如下图所示：

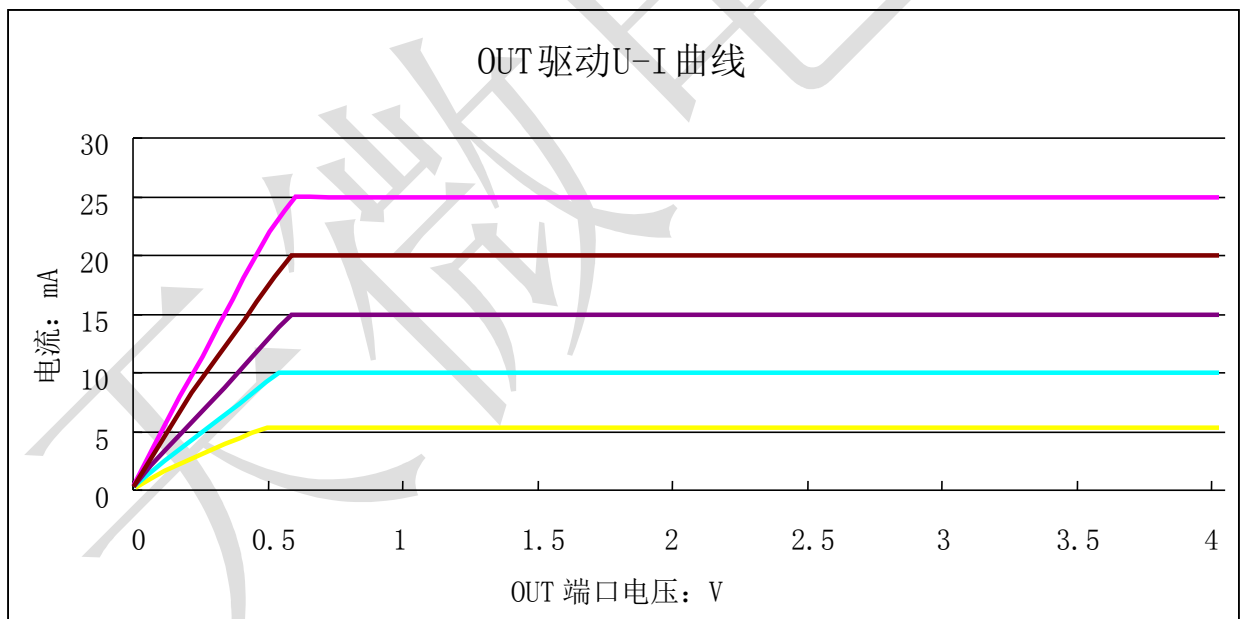
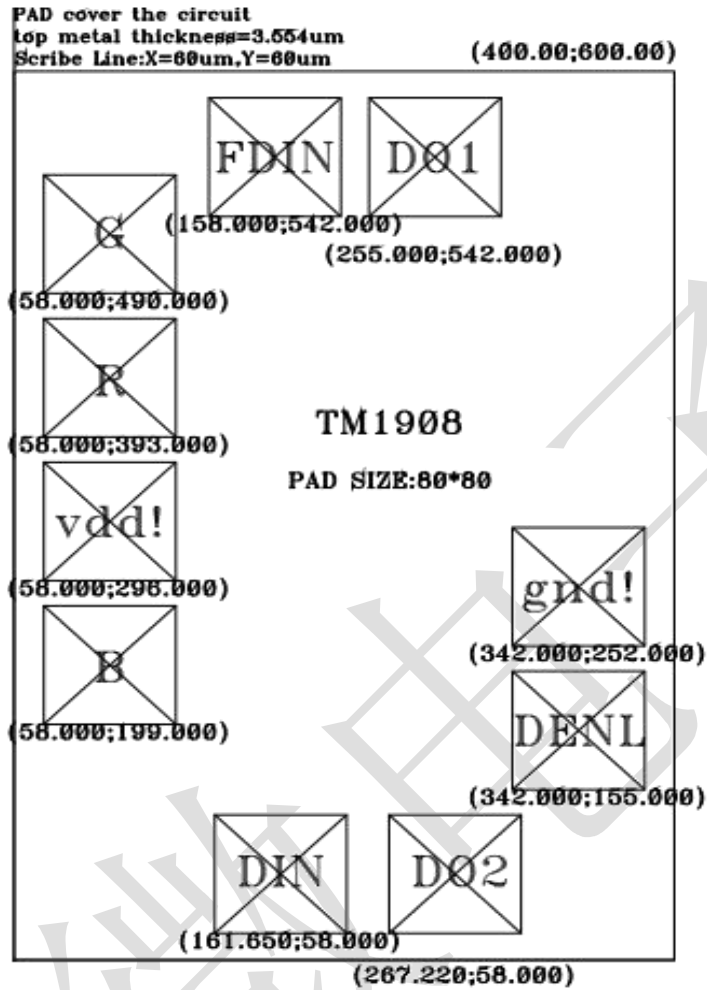


图9

芯片内部脚位图



- 1、芯片尺寸：400um * 600um
- 2、PAD 顶层铝的厚度为 3.554um
- 3、注意芯片的衬底必须悬空或者接GND

PAD坐标

| 序列号 | 脚位名称 | X (um) | Y (um) | PAD类型 | PAD大小 |
|-----|------|--------|--------|-------|-------|
| 1 | G | 58 | 490 | 绑定PAD | 80*80 |
| 2 | R | 58 | 393 | 绑定PAD | 80*80 |
| 3 | vdd! | 58 | 296 | 绑定PAD | 80*80 |
| 4 | B | 58 | 199 | 绑定PAD | 80*80 |
| 5 | DIN | 161.65 | 58 | 绑定PAD | 80*80 |
| 6 | D02 | 267.22 | 58 | 绑定PAD | 80*80 |
| 7 | DENL | 342 | 155 | 绑定PAD | 80*80 |
| 8 | gnd! | 342 | 252 | 绑定PAD | 80*80 |
| 9 | D01 | 255 | 542 | 绑定PAD | 80*80 |
| 10 | FDIN | 158 | 542 | 绑定PAD | 80*80 |

All specs and applications shown above subject to change without prior notice.

(以上电路及规格仅供参考，如本公司进行修正，恕不另行通知)