

1. 概述

TM5108采用非连续正激式转换拓扑结构可以设计出高效率，低成本的工频转换电源。工作在谐振模式下，可以大幅度降低EMI噪声。可以用于替代传统的线性变压器，比如应用于音乐播放器、移动电话的充电器等设备。TM5108同时提供了过载保护功能。本产品性能优良、质量可靠。

2. 产品特点

- 高度集成的COMS控制IC
- 可选的低成本封装
- 可驱动低成本的双极性功率三极管
- 谐振开关切换可达到高效率并能降低EMI噪声
- 专门优化了频率避免电源电路产生寄生现象
- 提供过载、过温及欠压保护
- 系统元件少
- 平均效率高
- 待机功耗低
- EMI认证无需增加元件
- 高隔离度和耐冲击电压高
- 小尺寸集成大功率
- 封装形式：SOT23-6

3. 应用领域

- 外部AC-DC充电器/电源适配器（单一电压输入范围），如移动电话，手提式电子工具。
- 嵌入式电源（单一电压输入范围），如机顶盒、DVD播放器、音乐设备以及其它家电产品。

4. 内部结构框图

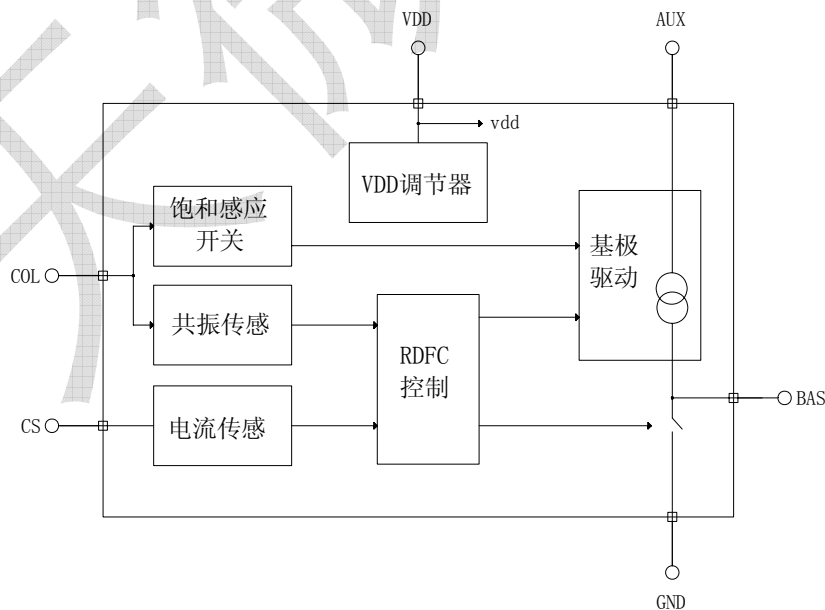
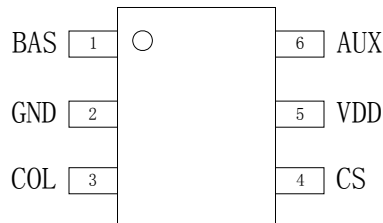


图 1 TM5108 控制 IC 内部框图

5. 管脚排列



6. 管脚功能

引脚名称	引脚序号	功能说明
BAS	1	BAS引脚驱动外部功率开关晶体管导通与截止,由此控制供给晶体管的电流可以降低开关损耗,并能提升整机的效率。
GND	2	GND引脚提供参考地,如果电路有多个地,所以GND脚必须使用低阻抗的通路连接起来。
COL	3	COL引脚通过耦合一个电容检测功率晶体管的集电极电压,由此控制BAS 脚输出的开关时序和电流值。
CS	4	CS引脚通过检测电阻检测功率晶体管开关的电流,系统根据检测电阻上的压降管理待机、过压保护工作模式,工作模式可以由外部的两个电阻来调整
VDD	5	VDD引脚为控制系统提供电源,电压由内部的并联稳压器保持为3.3V。
AUX	6	AUX引脚为内部的BASE驱动模块提供电流,在大多数应用中,为了限制最大的BAS供电电流,AUX脚串联一个电阻和NPN三极管连接到芯片供电电源。在一些低功耗设计中,AUX脚可以通过一个电阻连接到VDD引脚,然后这样增加待机功耗。

*备注:



集成电路系静电敏感器件,在干燥季节或者干燥环境使用容易产生大量静电,静电放电可能会损坏集成电路,天微电子建议采取一切适当的集成电路预防处理措施,不正当的操作焊接,可能会造成 ESD 损坏或者性能下降,芯片无法正常工作。

7. 工作条件

7.1. 极限工作条件

参数名称	参数名称	测试条件	最小值	最大值	单位	
供电电压	V_{DD}			4.6	V	
AUX 输入电压	V_{AUX}		-0.5	$V_{DD} + 0.5$	V	
BAS 输入电压	V_{BAS}		-0.5	$V_{DD} + 0.5$	V	
CS 输入电压	V_{CS}		-0.5	$V_{DD} + 0.5$	V	
COL 输入电压	V_{COL}		-0.5	$V_{DD} + 0.5$	V	
VDD 输入电压	I_{DD}		-100	30	mA	
AUX 输入电流	I_{AUX}	当 Q_{on} 开启时 (图7), $duty < 30\%$, $V_{BAS} > 0V$	-100	260	mA	
		其它条件	-100	100	mA	
BAS 输入电流	I_{BAS}	当 Q_{off} 开启时(图7), $duty < 30\%$	$T_j < 125^\circ C$	-100	220	mA
			$T_j < 100^\circ C$	-100	400	mA
		当 Q_{on} 开启时 (图7), $duty < 30\%$, $V_{BAS} > 0V$	$T_j < 125^\circ C$	-260	100	mA
			$T_j < 100^\circ C$	-470	100	mA
		当 Q_{on} 开启时 (图7), $duty < 30\%$, $V_{BAS} < 0V$	-200	100	mA	
		其它条件	-100	100	mA	

CS 输入电流	ICS		-100	100	mA
COL 输入电流	ICOL	在PBD中: ESD 二极管处于极限状态, 输入高阻抗	-100	100	mA
		在开启的瞬间态 (ACTICLAMP 激活状态)	-250	250	mA
		在共振关闭状态	-125	250	mA
结温	TJ		-25	125	°C
储藏温度	TSTOR		-40	150	°C
焊接温度 (回流焊 260°C 10s)	TL			260	°C
抗静电能力	ESD	人体放电模式, JESD22-A114		2	kV
		带电器件放电模式, ANSI-ESD-STM5.3.1		500	V

(1) 芯片长时间工作在上述极限参数条件下, 可能造成器件可靠性降低或永久性损坏, 天微电子不建议实际使用时任何一项参数达到或超过这些极限值。

(2) 所有电压值均相对于系统地测试

7.2. 推荐工作条件

参数名称	参数名称	测试条件	最小值	典型值	最大值	单位
供电电压	V _{DD}	VDD通过内部稳压器钳压	3.1	3.3	3.5	V
结温	TJ	工作在较高的温度(超过保护温度)	-25	25	100	°C
内部数字时钟频率	FCLK	T _j = 25 °C, VDD=VDDREG(R)	9.7	12.1	14.5	MHz
	FCLKTC	频率温度系数	-35		5	kHz/°C
开关频率, 工作状态下	FMAX	由TRES决定(FCLK in MHz)		FCLK / 61		MHz
	FMIN			FCLK / 490		MHz
变压器谐振时间	TRESMIN	固有的变压器共振和关联电容。FCLK in MHz.		35 / FCLK		μs
	TRESMAX			280 / FCLK		μs
工作电流	IDD	外部限制			30	mA

8. 芯片参数

8.1. 电气特性

除非特殊声明:

- (1) 最小和最大电气参数应用非正常工作条件下。
- (2) 典型电气参数应用于T_j = T_{JTYP}和V_{DD} = V_{DDTYP}
- (3) 当工作在超过推荐的正常工作条件范围时, 功能和性能都不可预测, 且可靠性将会降低。
- (4) 对于依赖F_{CLK}的参数, 要根据F_{CLK}来进行计算。

VDD 引脚

参数名称	参数名称	测试条件	最小值	典型值	最大值	单位
稳压范围	VDDREG(R)	工作状态下, 2.5 mA < IDD < 30 mA	3.1	3.3	3.5	V
	VDDREG(S)	启动状态下, 2.5 mA < IDD < 30 mA		4		V
静态电流	IDDSLEEP	休眠状态下, VDD < VUVDTHR			8	μA
剩余电流	IDDWAKE	启动和工作状态, 正常工作模式 (VDDREG(R) - 300 mV) < VDD and VDD < (VDDREG(R) - 100 mV)	0.5		2.5	mA
OVD 阈值, 休眠模式	VOVDTHR	休眠状态	3.5		4.6	V
UVD 阈值	VUVDTHR	启动阶段和工作状态下	2.7		3.2	V
VDDREG(R) VUVDTHR	-	IDD < 30 mA	150			mV

AUX 引脚

参数名称	参数名称	测试条件	最小值	典型值	最大值	单位
输入电流	IAUXMAX				100	mA
AUX 引脚电压	VAUXFON	BAS = 800 mV 0°C < T _J < 100 °C	IAUX = 10 mA	0.84	1.22	V
			IAUX = 80mA	1.2	1.64	V

CS 引脚

参数名称	参数名称	测试条件	最小值	典型值	最大值	单位
OCPH 比较器阈值	VOCPH	0°C < TJ < 100 °C	-260		-235	mV
OCPL 比较器阈值	VOCPH		-5		5	mV
OCPH 比较器响应时间	TOCP	CS 输入从 VCS > -200 mV 到 VCS < -300 mV			0.1	μs
偏置电流	ICSBIAS	0°C < TJ < 100 °C	40		67.5	μA
		TJ = 25 °C	41.5		59.5	μA
OCPL 采样时间	TOCPL	FCLK in MHz		19 / FCLK - 0.06		μs
前沿消隐时间	TCSBLANK	FCLK in MHz		4 / FCLK - 0.06		μs
监听阈值时间	TFBTHR	FCLK in MHz		26 / FCLK - 0.06		μs

BAS 引脚

参数名称	参数名称	测试条件	最小值	典型值	最大值	单位
开关三极管基极驱动电流	IBASMAX		100			mA
基极钳位关断阻抗	RBASCLAMP	VBAS = 400 mV			8.5	Ω
占空比	DNORMAL	正常工作模式		43		%
约束自振周期 (由 FCLK 决定)	TFON	待机模式 0°C < TJ < 100 °C	100		230	ns
		正常、监听、电压突变模式。 0°C < TJ < 100 °C	400		705	ns
最小上电周期	TONMIN	待机条件下 (FCLK in MHz)		20 / FCLK		μs
最大关断周期	TOFFMAX	TOFFMAX 待机条件下 (FCLK in MHz)		1920 / FCLK + TRES		μs
电源突变模式	NBURST	脉冲时间 (若干个转换周期)		22144		cycle s
	TBURSTCYMIN	在电源突变模式下最小的转换周期 ¹ (FCLK in MHz)		39 / FCLK		μs
监听模式	NFOLD	在突变模式持续监听 (若干个转换周期)		18326		cycle s
	TFOLDCYMIN	监听模式下的转换周期 ² (FCLK in MHz)		900 / FCLK + TRES		μs
	TOFFEXTMIN	延长的关断时间 (FCLK in MHz)		896 / FCLK		μs

¹ 最小转换周期 = TRES + TONMIN

² 最小转换周期 = TRES + TOFFEXT + TONMIN

COL 引脚

参数名称	参数名称	测试条件	最小值	典型值	最大值	单位
上升沿比较器电流阈值	ICRISE			0.4		mA
下降沿比较器电流阈值	ICFALL			-0.4		mA
集电极过压保护阈值	VCOVP		0.7VDD		0.9VDD	V
PBD 电压阈值	VCREF	截断特点 10mA < IBAS < 80mA (见图2)	0.76		1.1	V
PBD 跨导				200		mAV ⁻¹
输入漏电流		TJ < 100 °C	-650		650	nA
输入电容	CINCOL	VCOL = 1 V	25	28	31	pF

在 F0N之后 ACTICLAMP 持续时间	TACT	待机模式 (FCLK in MHz)	3 / FCLK -	0.06	μs
		正常、监听和电源突变模式 (FCLK in MHz)	4 / FCLK -	0.06	μs

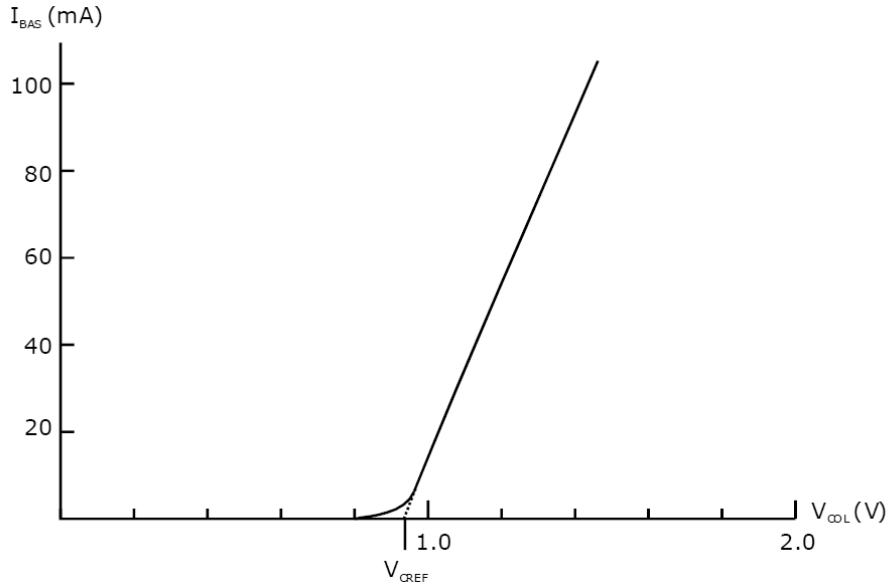


图 2 COL/BAS 跨导 (25 °C)

电路过热保护

参数名称	参数名称	测试条件	最小值	典型值	最大值	单位
热关断温度	TSH	结点处	105	115	125	°C
热关断滞后温度	TSH (HYST)	结点处		35		°C

9. 典型应用电路

TM5108 电源管理主要针对单一电压供电的 AC/DC 应用，比如代替工频线性变压器电源，丰富的控制模式在低功耗领域应用较广，典型的应用电路如图 3 所示。

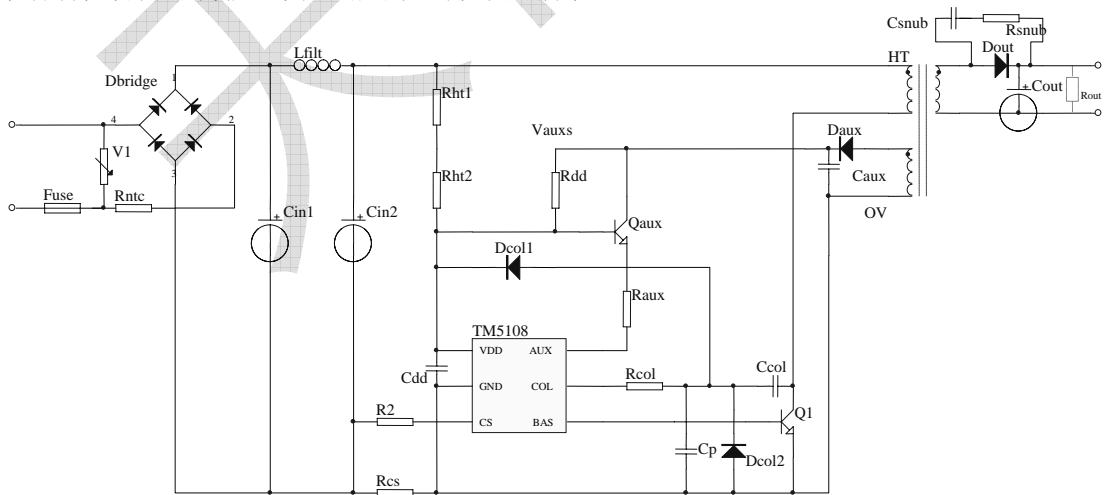


图 3 TM5108 典型 RDFC 应用原理图

典型的 12W 充电器性能特性

输入电压	115V ac
输出电压	12V, 1A DC
输出效率	>80%
空载耗散	<150mW

典型应用极限额定功率

开关电源 (Q1) 增益	115Vac	230Vac
标准	20W	40W
极限功率	40W	60W

10. 功能说明

10.1. 启动/关闭顺序

TM5108的控制器由V_{DD}引脚供电，高阻值的启动电阻（图3中的R_{ht1}和R_{ht2}）从经过整流后输入电压获取少量的电流（I_{DDSLLEEP}），当V_{DD}引脚上的电压达到V_{OVDTHR}，控制器被唤醒，但仍需要更大的电流（I_{DDWAKE}）才能进入启动阶段，控制器会在启动阶段维持一段时间，直到内部电路模块全部启动为止，然后转而进入正常工作模式。在启动和正常工作两个状态，控制器利用内部的并联稳压器稳定V_{DD}的供电电压，在睡眠模式时，并联稳压器是不起作用的。启动阶段的调整电压（V_{DDREG(S)}）会比正常工作电压（V_{DDREG(R)}）要高，这样有助于在变压器辅助绕组提供的电压升起来之前，提供足够的V_{DD}电压。

如果V_{DD}引脚的电压跌落到V_{UVDTHR}之后，控制器将回到休眠模式，减少供电电流的需求，控制器将会在电源恢复之后重新启动，为了获得较为顺滑的上电曲线，V_{DD}的储电电容要足够大，使得供电电压在控制器启动后保持在V_{UVDTHR}以上。

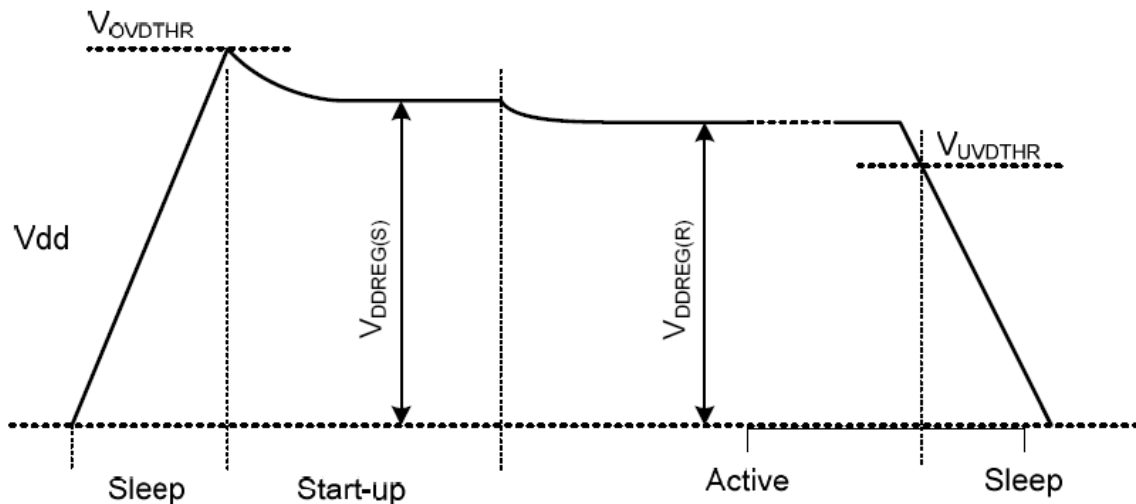


图 4 VDD 引脚的最初启动和掉电的波形

表1 RDFC控制器模式概述

状态	描述
休眠	由于开始上电或者从正常工作状态掉电低于V _{UVDTHR} 时，控制器进入休眠模式。非必须的内部电路掉电休眠，外部的开关三极管闭锁，当V _{DD} 的电压升高大于V _{OVDTHR} 时，系统退出休眠模式，进入启动状态。
启动	当系统进入启动状态，内部控制电路将启动，进而开始进行电压转换（表2的待机模式），在启动阶段，并联稳压器使V _{DD} 的电压出于一个中间值V _{DDREG(S)} ，经过预设时间后，控制系统将冲启动模式进入正常工作模式。
正常工作	电压转换持续进行，并联稳压器控制V _{DD} 的电压出于较低的电压值（V _{DDREG(R)} ），当V _{DD} 低于V _{UVDTHR} ，控制器将停止转换，并恢复到休眠模式。

10.2. 启动和正常工作电源转换工作模式

在启动和正常工作模式，TM5108有多种模式用于控制电压转换已达到最大的转换效率，并在负载电流变化极大的情况，限制电流输出，相关模式的描述如下表所示。

表2 正常的工作模式概述

模式	负载范围	说明
待机	0~20% 负载 额定电流	待机模式会在轻载时，随着负载降低而渐次地降低导通时间，并延长截止时间以降低电源损耗。当负载增加时，转换器的占空比将会持续增加直到进入正常模式之中。
正常	20%~100% 负载额定电流	正常模式下提供了稳定的输出电源。在正常模式下，系统在完全的共振状态下切换，若定义晶体截止时在变压器共振的时间为(T_{RES})，则晶体的导通时间为截止时间的75%。此时透过CS脚的电压侦测出初级切换电流。若此电流较低时，将进入待机模式；电流较高时，将进入过载模式。
过载	负载超过100%额定 电流	当输出在较大的负载情况下将进入过载模式。在此模式下，当初级的电流超出默认的规格时，晶体的导通时间将被提早截止(较 T_{RES} 的75%为低)以保护功率晶体，并限制输出电流，此时输出的电压将会降低。当负载继续增加时（初级的导通时间低于预设的时间），系统将进入foldback模式。
Foldback	输出电压低于额定 电压的70%	Foldback模式是从过载模式转换而来。在此模式下，控制器藉由降低开关晶体的导通时间并增加截止时间来降低其占空比，以保护此电源转换器以及任何连接的负载组件，并持续提供辅助电源给控制IC。控制IC在固定的切换周期后，转换至Power Burst模式。
Power Burst	输出电压低于额定 电压的70%	Power Burst模式周期性地从Foldback模式转换而来以重新启动系统。在Power Burst模式下，控制IC将在一定时间内输出最大电流。此时负载电流如果没有超出保护极限，系统将回到正常模式下，否则将回到Foldback模式之中。

当控制IC由休眠进入启动状态时，系统将工作在待机模式。通常此时的转换器操作在较低的输出电压，所以在初期的几个切换时的电流将会非常的高，此时将会很快的使操作模式转换到正常模式或是过载模式。

10.3. RDFC 电压输出I/V特性

图5说明RDFC电源在不同操作模式下的输出特性。 I_{NOM} 与 V_{NOM} 是根据应用电路中不同负载率条件下的输出电流与电压绘出的。

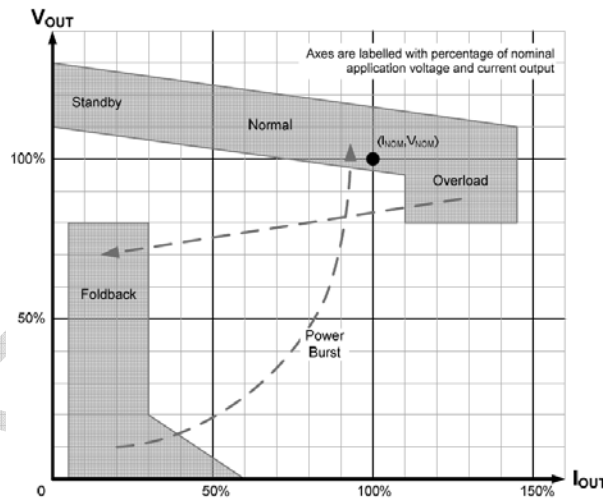


图 5 典型 RDFC 电源在不同操作模式对应的输出特性

正确的模式切换之转换点将根据应用的规格、控制IC内部震荡频率(F_{CLK})以及CS脚的准位(V_{OCPH} 与 V_{OCPL})而有所不同。这些参数以及其影响将稍后解释。

10.4. 开关波形

初级侧的功率三极管Q1的集电极电压和电流的波形如图6所示， T_{RES} 是转换变压器截止是谐振持续的时间，值得注意的是在过载模式情况下，当电流超过电流保护阈值OCPH时（通过CS引脚检测），初级的开关三极管Q1会截止。

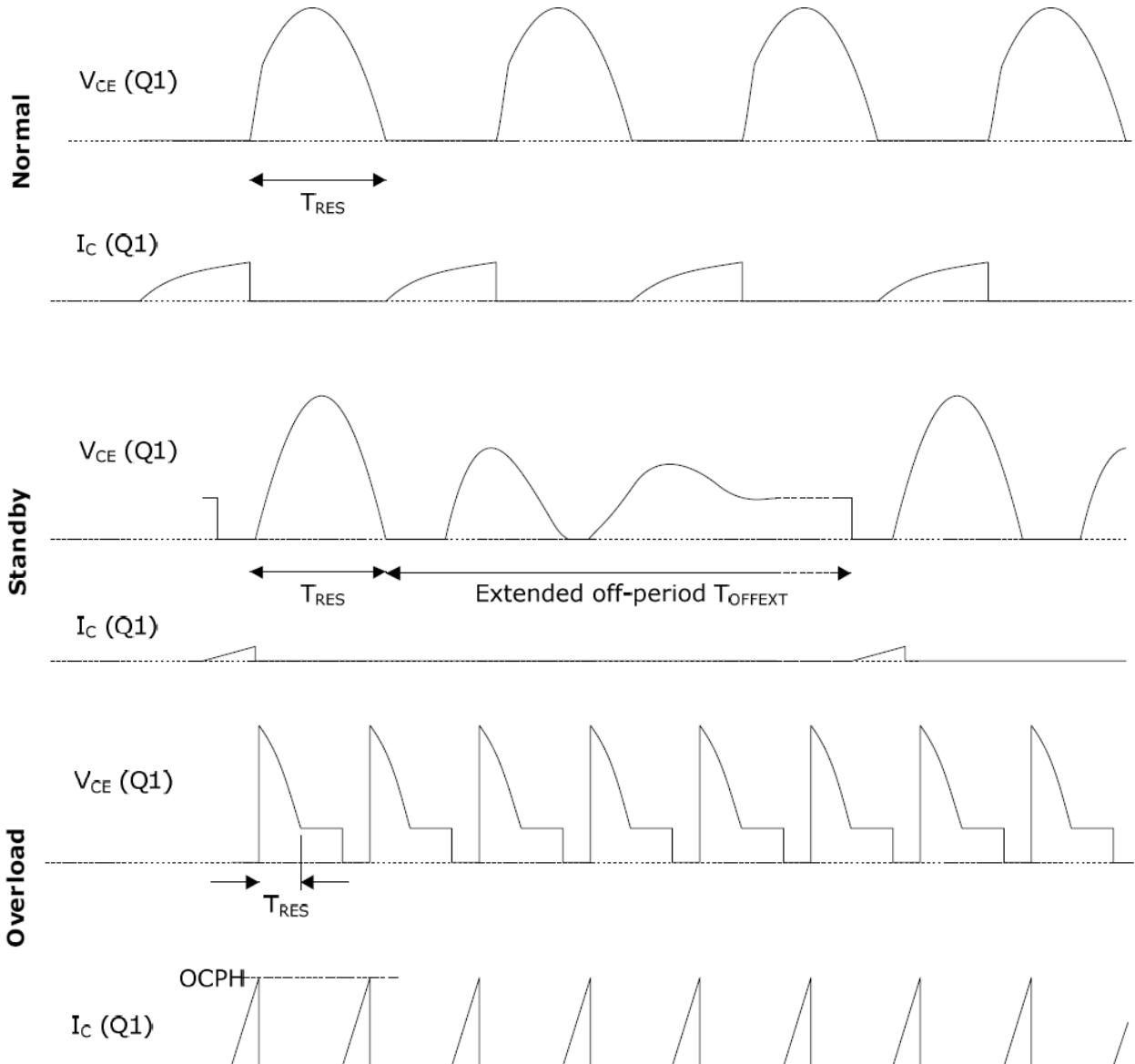


图 6 典型开关三极管 Q1 集电极电压 (V_{ce}) 和电流 (I_c) 波形

10.5. 谐振控制

变压器及其外围寄生组件的自然共振周期，是经由耦合电容侦测流进以及流出COL脚的电流所决定。

COL脚在初级开关组件导通时，是用来控制初级的切换晶体(图三的Q1)在导通时候的饱和状况(详见“Optimized Base Drive”)，而在开关组件截止时，将侦测COL脚(内部此时产生一个低阻抗的路径)流进以及流出的电流以决定共振时间；由上所述，变压器上的电压变化速率造成流进以及流出COL脚的电流，决定了 T_{RES} 周期以及接下来的最佳导通时间，此共振周期也用来决定初级切换晶体的最大导通时间为：

$$T_{ON} = 0.75 \times T_{RES}$$

因此最大的占空比(D_{NORMAL})约为43%。切换组件的导通时间控制了输出的功率，所以在轻载以及过载的状况下将降低导通时间。在过载状况下的最低的导通时间是由内部的CS空窗期($T_{CSBLANK}$)所定义。

在初级开关导通时，集电极电压有可能瞬间很快的降低而经由耦合电容产生极大的耦合电流流入或流出COL脚。在IC内部由内部的ACTICLAMP控制线路控制一个对地的低阻抗箝位晶体管，此箝位晶体管在初级切换晶体管导通之前以及初级切换开关截止后的TACT时间进行短暂的导通。此箝位晶体管将在其他的时间保持在OFF的状态。在一些应用线路中，经过耦合电容所产生的电流所产生的足够导通内部的ESD保护二极管的电压跨在箝位晶体管上，此限制了ICOL的电流而这一规格在规格书的绝对最大电压限制中有标示出。当实际的电容耦合电流超出此一规范时，必须在线路中增加保护的二极管以及限流电阻(图

三中的Dcol1, Dcol2以及Rcol)。

10.6. 优化功率三极管基极驱动

为了减少初级功率切换晶体管的损耗，其基极电流需要被小心的控制。为了减少导通的损耗。在功率晶体管初始导通时，基极电流将以最大电流 I_{BASMAX} 在驱动晶体 T_{FON} 的时间(force-on 或 “FON” 突波)，在剩下的导通时间，基极电流将降低至较低的电流以操作集电极电压以保持集电极电压在默认电压之下，如此将可减少导通时间以及其损耗。操作在这段时间 T_{PBD} 称之为比例集电极驱动电流为 I_{BASPBD} 。

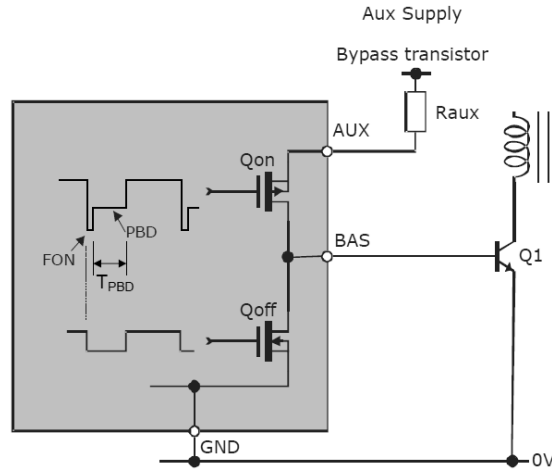


图 7 初级开关三极管基极驱动模块电路

BAS 脚内部是由 Q_{ON} 与 Q_{OFF} 两颗晶体驱动(如图 7 所示)。 Q_{ON} 在 T_{FON} 导通时提供了 I_{BASMAX} 以及 I_{BASPBD} 电流。 Q_{OFF} 在功率晶体截止时提供了一个到地准位的低阻抗 ($R_{BASCLAMP}$) 路径以加速截止初级的功率晶体 $Q1$ 。其中 I_{BASPBD} 是由 IC 内部的 PBD 系统所控制，但是 I_{BASMAX} 则是由外部电阻 R_{AUX} 以及辅助电源所提供。

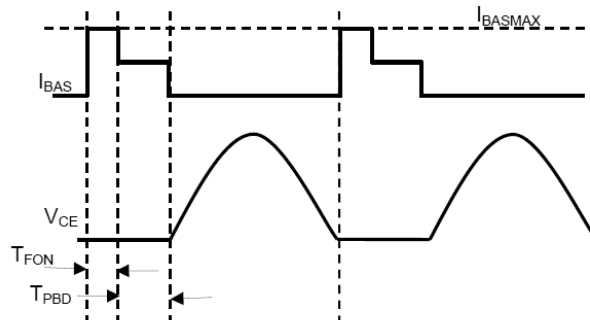


图 8 基极驱动电流波形

I_{BASPBD} 是由监控 C_{OL} 脚在 T_{PBD} 时的电压所控制；当 V_{COL} 电压高于 V_{CREF} 时，基极电流将等比例的增加，而所设计之功率晶体的 V_{CE} 导通电压是由 C_P 、 C_{COL} 以及 COL 脚内部的 C_{INCOL} 容抗以及 V_{CREF} 所设定。

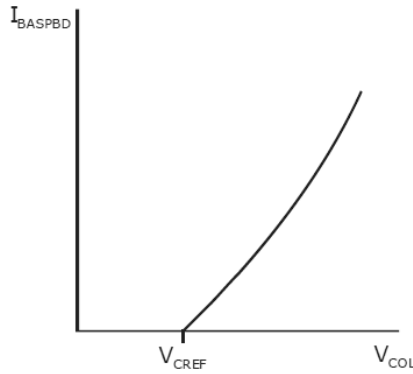


图9 IBASPBD 的特性曲线

10.7. 功率控制

负载的状况是由 CS 脚上电压所侦测。当输出负载低于时，控制 IC 降低切换的占空比以减少功率损耗并增进输出电压的精确度。当输出电流增加时将增加占空比至最大，或是进入过载的状况。

CS 脚上的电压有两个比较的准位，一个大约在 GND 准位 (V_{OCPL}) 以产生内部的 OCPL 讯号，另一个是负电压准位 (V_{OCPH}) 以产生内部的 OCPH 讯号。控制器在初级开关组件导通后侦测 OCPL 一小段时间 (T_{OCPL})。CS 脚上的负电压表示功率需求，所以控制 IC 将增加其占空比达到最大，相反的当 CS 脚的电压没有如此的“负”时将会降低系统的占空比。

当有过多的初级电流时，初级晶体的导通将因为 CS 脚的电压达到 OCPH 的准位而截止以限制输出的功率(过载模式)。当更高的过载产生(此时输出电压将因负载的增加而降至更低)，此时的 OCPH 讯号将在初级的晶体导通后的短暂时间被触发，当此时间为初级晶体导通后的 T_{FBTHR} 时，控制 IC 将改变其操作模式进入 Foldback 模式。为了被免误动作的产生，当初级晶体导通时，将有一小段的空白时间 $T_{CSBLANK}$ 不会侦测 OCPH 讯号。

如图 10 所示，等效流经初级的切换电流，其中包括降低功率(OCPL)与过载(OCPH)的准位是由电流侦测(Current-sense)电阻与连接到 CS 脚的电阻所设定的。

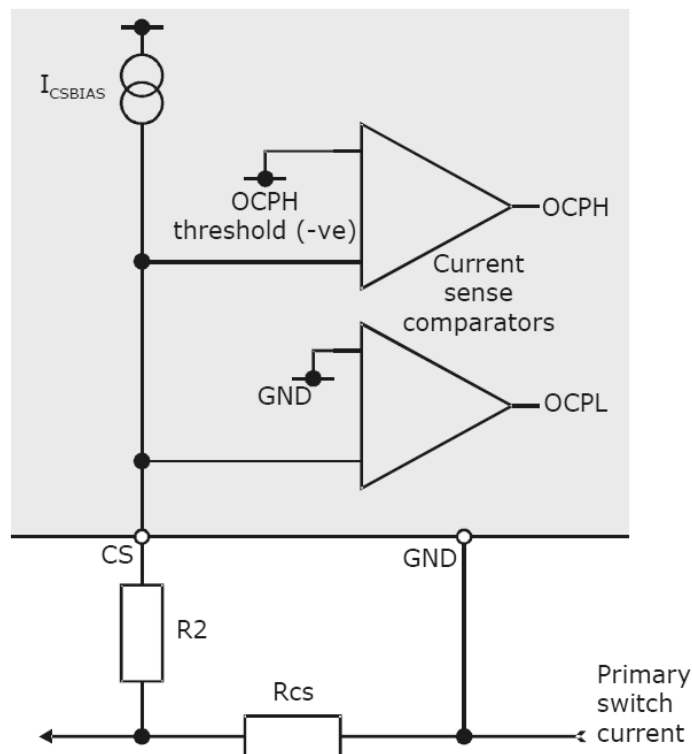


图 10 电流检测模块框图

IC 内部的电流源 (I_{CSBIAS}) 流经跨过的电阻(图 10 的 R2)将产生补偿而设定 OCPL 的准位。而超过过载

(OCPH)的切换电流是经由流经 RCS 的电压准位加上经由 R2 的补偿电压所设定的。

$$IOCPH \text{ threshold current} = (V_{OCPL} + I_{CSBIAS} \cdot R_2) / R_{CS}$$

$$IOCPH \text{ threshold current} = (V_{OCPH} + I_{CSBIAS} \cdot R_2) / R_{CS}$$

$$R_2 = \frac{V_{OCPH} \cdot I_{OCPL} - V_{OCPL} \cdot I_{OCPH}}{I_{OCPH} \cdot I_{CSBIAS} - I_{OCPL} \cdot I_{CSBIAS}}$$

$$R_{CS} = \frac{V_{OCPH} - V_{OCPL}}{I_{OCPH} - I_{OCPL}}$$

附注：I_{OCPL}，I_{OCPH}，V_{OCPH}，I_{CSBIAS} 在公式中都是正的数值

10.8. 保护功能

10.8.1 集电极过压保护 (COVP)

为了避免初级的切换开关组件产生过多的损耗，其导通时的电压将被控制IC限制住。当COL脚的电压在初级开关组件截止前连续四次超过V_{COVP}时，控制IC将进入Foldback模式。

10.8.2 过温度保护 (OTP)

温度侦测的线路被放置在控制IC内部。当IC芯片的温度超过关机温度T_{SH}，此时BAS脚的输出电流将停止。当芯片的温度低于T_{SH}减掉T_{SH(HYST)}时，系统将会被重新设定(Reset)。实际上的应用线路将会发生HICCUP的状况。这是由于当BAS脚停止输出电流，但控制IC还在持续动作而必须由系统提供I_{DDWAKE}的电流，此时因为变压器不再切换而没有辅助电源提供给IC，V_{DD}电压将会往下掉。一旦V_{DD}的电压低于V_{UNDTHR}的电压，IC将进入休眠状态而I_{DD}将落到I_{DDSLLEEP}以便让V_{DD}脚的电压重新充电回到正常操作的电压(经由VHT1与VHT2电阻)。

当VDD电压达到V_{OCVDTHR}时，IC将被重新设定而重新启动。如果此时的芯片温度低于T_{SH}时，BAS将会继续推动输出电流，然而如果芯片温度仍然超过T_{SH}时，BAS将操作一段极短的时间后停止而重复回到HICCUP的模式中。

10.8.3 初级开关过流保护

当初级的开关电流过大 (CS脚的电压低于内部默认的负电压阈值V_{OCPH}) 时，基极电流将被截止以保护初级的开关功率三极管。

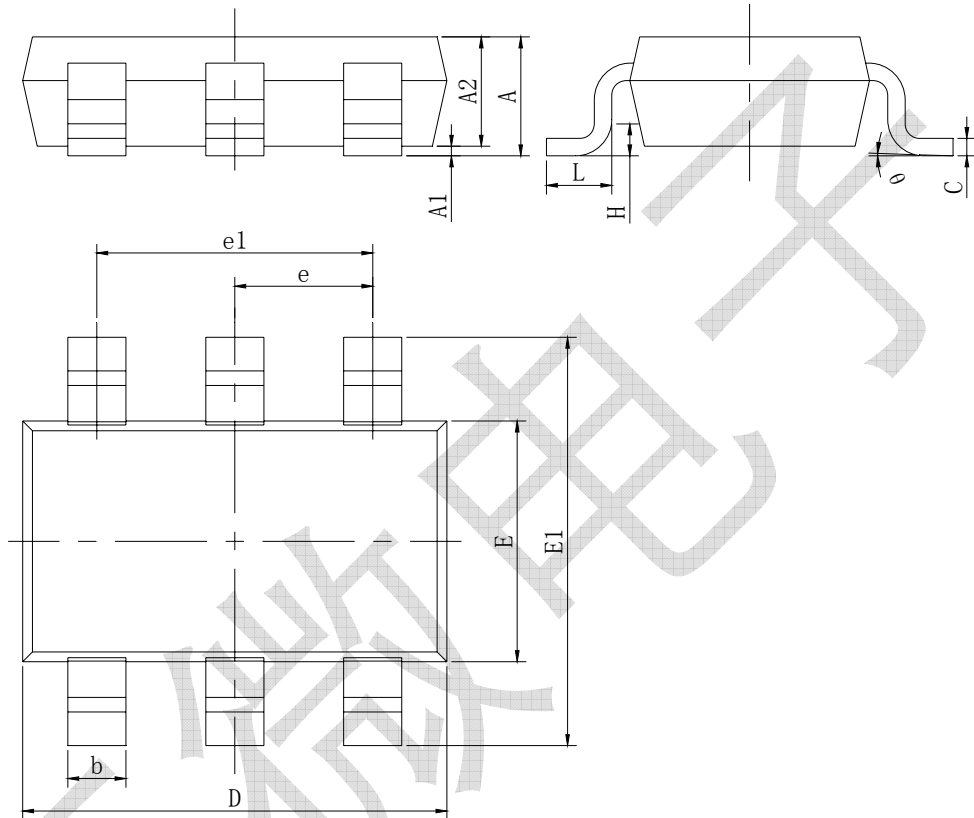
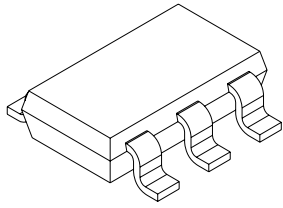
10.8.4 输出过载/短路保护

当应用线路的过载情况超过一个极限时，系统将进入Foldback模式：降低占空比来降低整体的输出损耗以保护初级的开关组件。在FON突波产生时，当CS脚的负电压在T_{FBTHR}的时间内低于V_{OCPH}的阈值时，系统将进入Foldback模式。此时输出电压将会保持在更低的输出电压状况下。

10.8.5 低电压保护

当V_{DD}电压不足时 (V_{DD}<V_{UNDTHR}) 时，控制IC将停止工作。如果控制IC停止工作，系统将被重新设定直到V_{DD}电压超过V_{UNDTHR}的阈值为止。

11. 封装示意图 (SOT23-6)



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	0.700	0.900	0.028	0.035
A1	0.000	0.100	0.000	0.004
A2	0.700	0.800	0.028	0.031
b	0.350	0.500	0.014	0.020
c	0.080	0.200	0.003	0.008
D	2.820	3.020	0.111	0.119
E	1.600	1.700	0.063	0.067
E1	2.650	2.950	0.104	0.116
e	0.95 (BSC)		0.037 (BSC)	
e1	1.90 (BSC)		0.075 (BSC)	
L	0.300	0.600	0.012	0.024
θ	0°	8°	0°	8°

All specs and applications shown above subject to change without prior notice.
(以上电路及规格仅供参考，如本公司进行修正，恕不另行通知)